

UNIVERSIDADE CATÓLICA DE PELOTAS  
MESTRADO EM ENGENHARIA ELETRÔNICA E  
COMPUTAÇÃO

DOUGLAS ADALBERTO SCHEUNEMANN

DISCIPLINA DE INTRODUÇÃO AO PROJETO DE  
CIRCUITOS VLSI (PCVLSI)

TRABALHO IV

Pelotas, junho de 2015

## SUMÁRIO

1	TRABALHO PROPOSTO .....	2
2	MATERIAIS E MÉTODOS .....	2
	2.1 SOFTWARE DSCH3 .....	2
	2.2 SOFTWARE MICROWIND.....	2
3	CIRCUITO CRIADO NO SOFTWARE DSCH3 .....	3
4	MICROWIND – LAYOUT E MODELO 3D.....	4
5	CONCLUSÃO.....	7

# 1 Trabalho proposto

Gerar automaticamente o layout da porta lógica NAND4, usando as ferramentas Microwind, DSCH2.

## 2 Materiais e métodos

A seguir serão descritos os softwares e as técnicas utilizadas na execução deste trabalho.

### 2.1 Software DSCH3

O software DSCH3 é um editor lógico de circuitos utilizado para simulação e validação de circuitos. Na figura abaixo pode ser vista a interface do software.

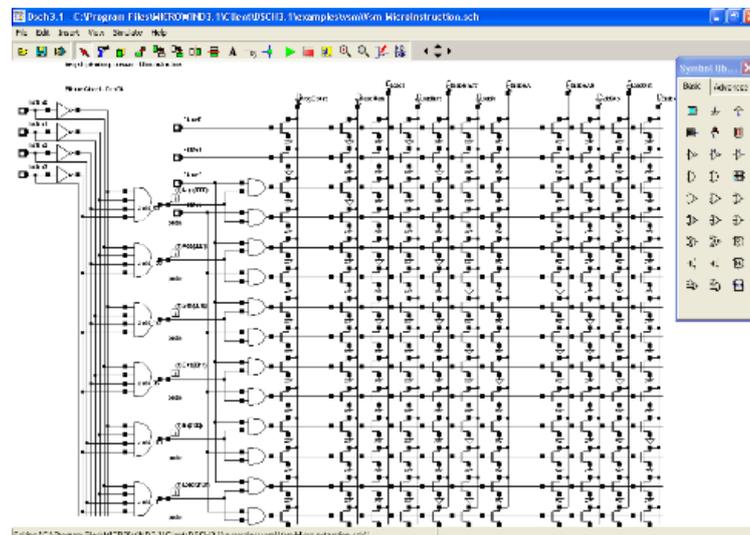


Figura 1: interface do software DSCH3.

O DSCH3 foi utilizado para gerar o circuito da porta NAND4 e exportar a sua descrição para Verilog, a qual foi importada no software Microwind.

### 2.2 Software Microwind

O software Microwind permite a geração de layout e simulação para circuitos integrados. O mesmo dispõe ainda de uma ferramenta para geração automática de layout e modelo 3D do mesmo. Na Figura 2 pode ser vista a interface deste software.

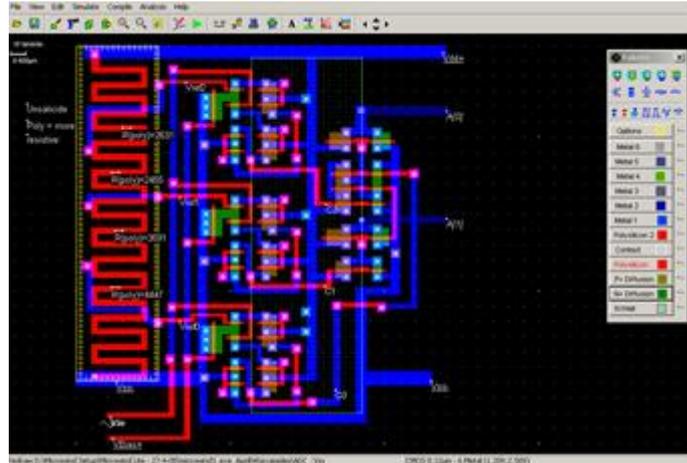


Figura 2: interface do software Microwind.

O Microwind foi utilizado neste trabalho para criar o layout, e o modelo 3D para a porta NAND4 exportada para Verilog no DSCH3. Ambas as etapas foram feitas de forma automática pelo software.

### 3 Circuito criado no software DSCH3

A porta lógica NAND4 consta na biblioteca padrão de portas do software DSCH3. Na figura abaixo tem-se o circuito gerado.

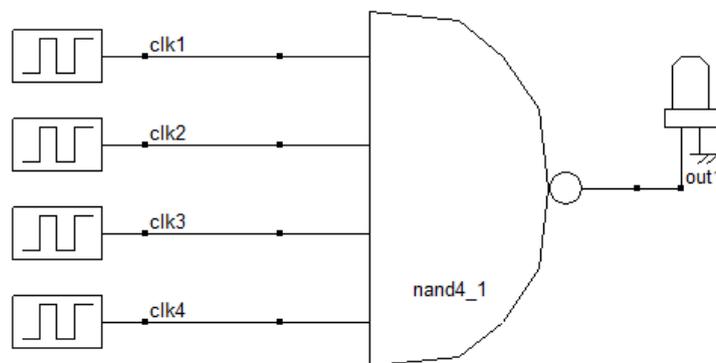


Figura 3: circuito para porta lógica NAND4, com estradas e saída para simulação.

O software DSCH3 permite a exportação da descrição Verilog do circuito, através da função “MakeVerilog File” disponível no menu “File”. O código Verilog gerado pode ser visto abaixo.

```

module NAND4 ( clk1,clk4,clk3,clk2,out1 );
input  clk1,clk4,clk3,clk2;
output out1;
wire;
nand#(2) nand4_1(out1,clk1,clk2,clk3,clk4);
  
```

```

endmodule

// Simulationparameters in VerilogFormat
always
#2000 clk1=~clk1;
#16000 clk4=~clk4;
#8000 clk3=~clk3;
#4000 clk2=~clk2;

// Simulationparameters
clk1 CLK 1010
clk4 CLK 8080
clk3 CLK 4040
clk2 CLK 2020

```

## 4 Microwind – Layout e modelo 3D

A partir do arquivo Verilog criado na ferramenta DSCH3 foi feita a geração automática do layout da porta NAND4, mostrado na Figura 4.

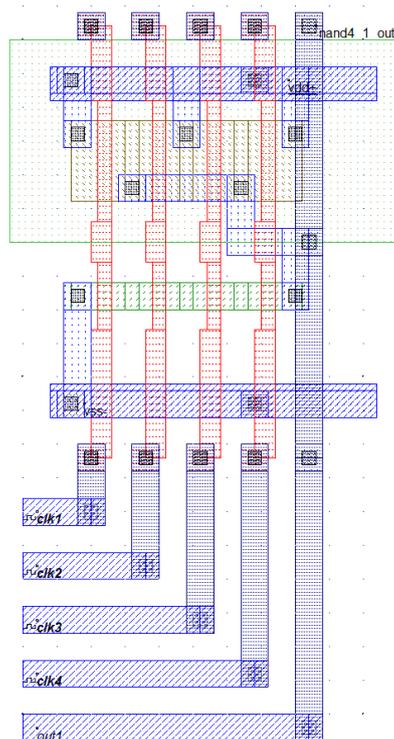


Figura 4: layout para NAND4 gerado automaticamente na ferramenta Microwind.

Após a geração do layout mostrado na Figura 4 foi feita a simulação do mesmo, também no software Microwind. O resultado da simulação pode ser visto na Figura 5, no qual é confirmado o correto funcionamento da função lógica NAND com quatro entradas.

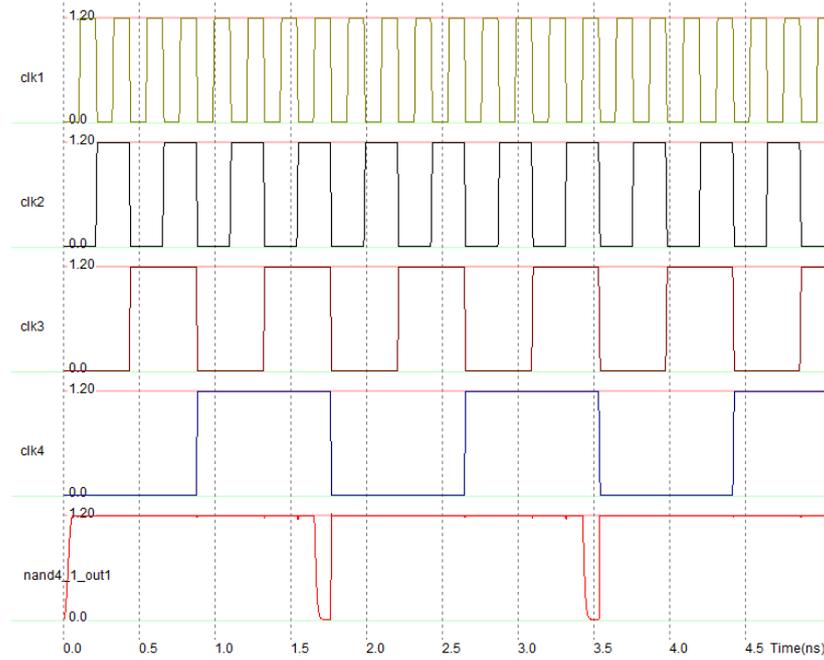


Figura 5: resultado da simulação a partir do layout da porta NAND4 na ferramenta Microwind.

Utilizando um comando disponível no Microwind, foi possível gerar o modelo 3D para a porta NAND4. Na Figura 6 tem-se uma vista em corte do modelo 3D para a região onde estão os transistores NMOS. As partes principais estão identificadas na figura.

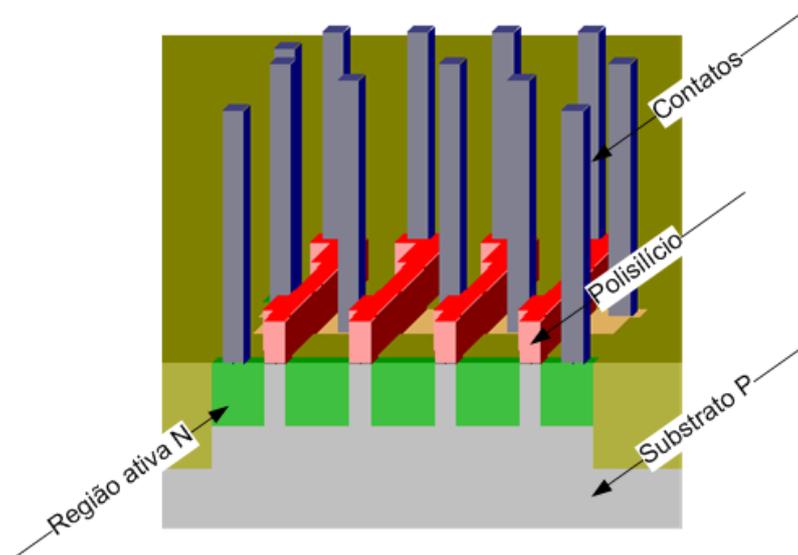


Figura 6: vista em corte do modelo 3D da porta NAND4, região dos transistores NMOS.

A visualização em corte foi gerada também para a região dos transistores PMOS, conforme Figura 7. Nota-se na figura a inclusão do poço do tipo N, necessário para a criação dos transistores PMOS, visto que o chip é construído sobre um substrato do tipo P.

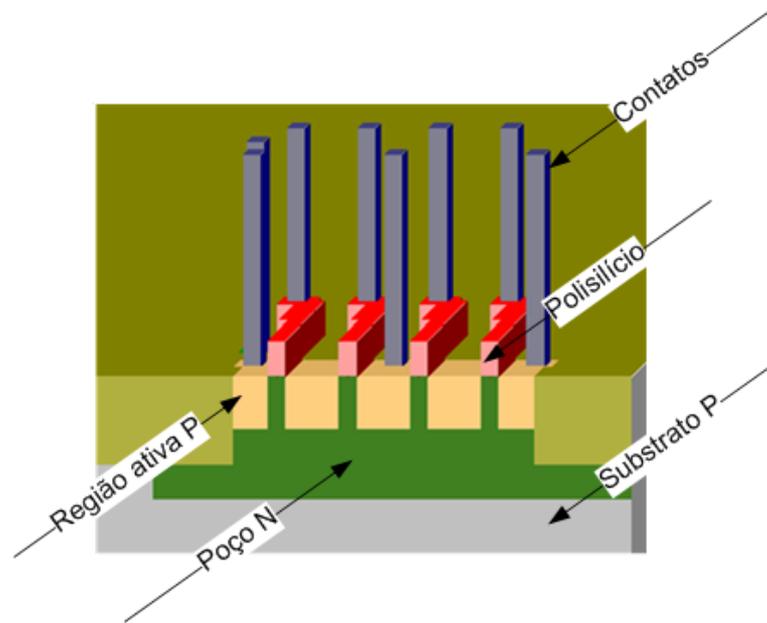


Figura 7: vista em corte do modelo 3D da porta NAND4, região dos transistores P.

Na figura abaixo pode ser visto o modelo 3D com as camadas de metal de interconexões, no qual foram utilizadas três camadas de metal.

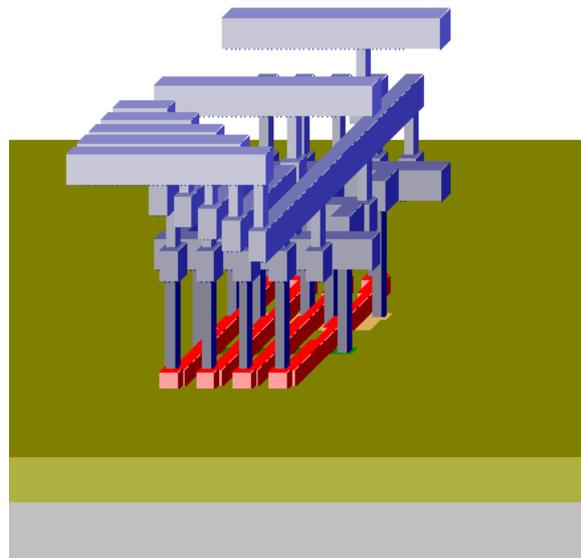


Figura 8: modelo 3D com as camadas de interconexão.

## **5 Conclusão**

Através deste trabalho foram abordados aspectos relacionados ao layout de circuitos integrados. Através da elaboração do layout automático no software Microwind, foram observadas as principais partes que compõem o layout de um circuito integrado, e também a forma como estas são organizadas e estruturadas.

Através das vistas em corte do modelo 3D gerado no Microwind, foi possível verificar de forma clara a organização física dos materiais que formam os transistores e as interconexões do circuito integrado.