

Comparação entre multiplicadores de 2 bits com codificações binária e gray

Rodrigo Blanke Lambrecht

Resumo—As aplicações de conhecimentos adquiridos durante a disciplina são viabilizadas mediante a utilização de alguns softwares capazes de simular arranjos digitais simples, de forma a esclarecer o funcionamento básico de circuitos integrados. Com as ferramentas Logisim e Spice Opus, foi possível a partir de uma tabela verdade elaborar um circuito de portas lógicas para satisfazer os resultados, estes oriundos de um multiplicador de dois bits. Foi aplicado métodos de simplificação de expressões booleanas para realizar a otimização do circuito. Por fim a ferramenta Spice foi utilizada com a finalidade de verificar as características funcionais do circuito.

Palavras Chave—Multiplicador 2 bits, codificação binária, codificação gray, SpiceOpus.

1 INTRODUÇÃO

Este trabalho consiste em realizar uma comparação entre um multiplicador de 2 bits com codificação binária e um multiplicador de 2 bits com codificação gray utilizando o software Spice OPUS.

Na tecnologia digital existem diversos sistemas utilizados para representação de um determinado número, os mais comuns são: o Binário que utiliza 2 símbolos para representação do número (0 ou 1); o Decimal que utiliza 10 símbolos (de 0 a 9); e o Hexadecimal que utiliza 16 símbolos (numerais de 0 a 9 e letras de A a F). Através destes sistemas existem codificações utilizadas para formar números, neste trabalho iremos comparar o multiplicador de 2 bits binário com o multiplicador de 2 bits com codificação gray [1].

Os sistemas digitais operam em alta velocidade e as suas reações dependem dos valores de entrada do seu circuito, portanto uma característica importante do código Gray é que ele altera apenas um bit entre um número e outro em sua sequência, A Tabela 1 realiza a comparação entre os tipos de sistemas e codificações de números [2].

- *Rodrigo Blanke Lambrecht: Mestrando em Engenharia Eletrônica e Computação. Universidade Católica de Pelotas - UCPEL. E-mail: rodrigoucpel@hotmail.com*

DECIMAL	BINÁRIO	CÓDIGO GRAY	DECIMAL	BINÁRIO	CÓDIGO GRAY
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

Figura 1. Tabela de comparação entre codificações binário, gray e decimal

Para a realização deste trabalho será necessário o auxílio do software SpiceOpus que é um software de simulação que pode ser utilizado para analisar o comportamento elétrico de um circuito que pode conter diversos tipos de componentes, como por exemplo, transistores, diodos, resistores, capacitores e etc. Possibilitando desta forma que o usuário estime, através de vários tipos de simulações, o comportamento de circuitos elétricos dos mais variados tamanhos e níveis de complexidade.

2 MULTIPLICADORES

Os Multiplicadores são circuitos combinacionais, isto é, quando interligamos portas lógicas para produzir uma saída específica para determinadas combinações das variáveis de entrada sem o envolvimento de armazenamento

de dados, o circuito resultante é considerado combinacional.

Para realizar a multiplicação de 2 números, obedece-se a seguinte equação: $S = V1 \times V2$, onde:

- **V1 = Variável 1:** constituída por 2 bits de entrada A e B, mais significativo e menos significativo respectivamente;
- **V2 = Variável 2:** constituída por 2 bits de entrada C e D, mais significativo e menos significativo respectivamente.
- **S = Saída:** constituída por 4 bits de saída S3, S2, S1 e S0, sendo S3 o mais significativo e S0 o menos significativo.

2.1 Multiplicador de 2 bits - Binário

Para projetar o circuito combinacional proposto foi realizada a montagem da tabela verdade, conforme Figura 2.

ENTRADAS				SAÍDAS			
A	B	C	D	S3	S2	S1	S0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0
0	0	1	0	0	0	0	0
0	0	1	1	0	0	0	0
0	1	0	0	0	0	0	0
0	1	0	1	0	0	0	1
0	1	1	0	0	0	1	0
0	1	1	1	0	0	1	1
1	0	0	0	0	0	0	0
1	0	0	1	0	0	1	0
1	0	1	0	0	1	0	0
1	0	1	1	0	1	1	0
1	1	0	0	0	0	0	0
1	1	0	1	0	0	1	1
1	1	1	0	0	1	1	0
1	1	1	1	1	0	0	1

Figura 2. Tabela Verdade do Multiplicador Binário

Aplicando o método de simplificação por mapa de Karnaugh na tabela verdade obteve-se as seguintes expressões para cada uma das saídas:

- $S3 = ABCD$
- $S2 = A\bar{B}C + AC\bar{D}$
- $S1 = \bar{A}BC + BC\bar{D} + A\bar{B}D + A\bar{C}D$
- $S0 = BD$

Utilizando estas equações precisaríamos de 76 transistores ao total, portanto para reduzir o número de portas lógicas utilizadas

Tabela 1
Quantidade de MOSFET's no Multiplicador Binário

Multiplicador	Quantidade	MOSFET's
INV	1	2
AND 2 Entradas	6	36
XOR 2 Entradas	1	16
Total		54

simplificou-se as equações utilizando álgebra booleana, resultando nas seguintes expressões lógicas:

- $S3 = ACBD$
- $S2 = AC\bar{B}\bar{D}$
- $S1 = BC \oplus AD$
- $S0 = BD$

O circuito digital resultante utilizando apenas portas de 2 entradas e inversores foi desenhado utilizando o software LogiSim, conforme Figura 3. A quantidade total de transistores para este multiplicador é 54 e os detalhes podem ser vistos na Tabela 1.

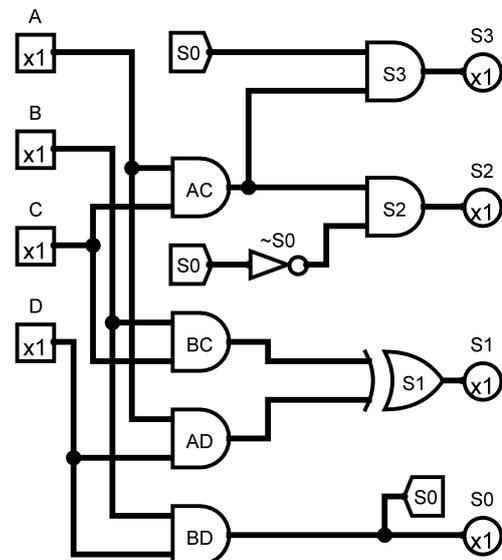


Figura 3. Circuito Digital do Multiplicador Binário

Após definir o circuito digital resultante foi escrita a netlist do Spice Opus, conforme Figura 4. Com a simulação obteve-se as formas de onda conforme Figura 5. Percebe-se uma distorção na forma de onda de saída S1, que é a saída com maior caminho crítico (3 portas lógicas), ao ponto de não ser possível identificar o nível de sinal resultante e consequen-

temente colocar em risco o funcionamento do circuito projetado.

```

Título: x2bit_binario

.include cell_lib.spice
.include amis_c5n.txt

V1 vdd 0 dc 5
V2 gnd 0 dc 0
V3 A 0 pulse(5 0 0 0p 0p 1n 2n)
V4 B 0 pulse(5 0 0 0p 0p 2n 4n)
V5 C 0 pulse(5 0 0 0p 0p 4n 8n)
V6 D 0 pulse(5 0 0 0p 0p 8n 16n)

x1 A C AC vdd gnd AND2
x2 B C BC vdd gnd AND2
x3 A D AD vdd gnd AND2
x4 B D S0 vdd gnd AND2
X5 S0 ~BD vdd gnd INV
x6 AC S0 S3 vdd gnd AND2
x7 AC ~BD S2 vdd gnd AND2
x8 BC AD S1 bdd gnd XOR2

.control
tran 10p 32n
plot A B+10 C+20 D+30 S3+40 S2+50 S1+60 S0+70
.endc

.end
    
```

Figura 4. Netlist Spiceopus do Multiplicador Binário

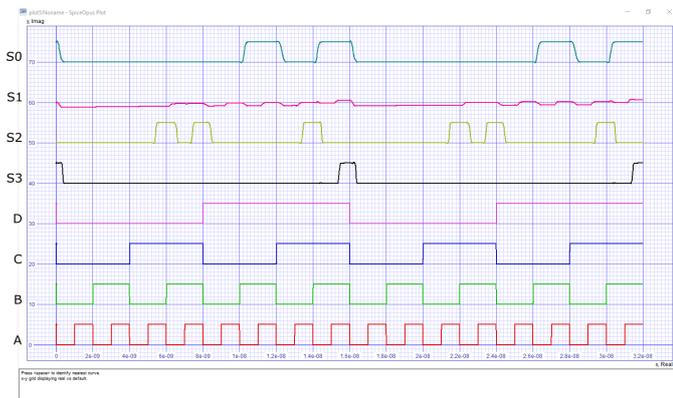


Figura 5. Resultado da simulação do Multiplicador Binário

2.2 Multiplicador de 2 bits - Gray

Para projetar o circuito combinacional proposto foi realizada a montagem da tabela verdade, conforme Figura 6.

Aplicando o método de simplificação por mapa de Karnaugh na tabela verdade obteve-se as seguintes expressões para cada uma de suas saídas:

- $S3 = \overline{A}\overline{B}\overline{C}\overline{D}$

ENTRADAS				SAÍDAS			
A	B	C	D	S3	S2	S1	S0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0
0	0	1	0	0	0	0	0
0	0	1	1	0	0	0	0
0	1	0	0	0	0	0	0
0	1	0	1	0	0	0	1
0	1	1	0	0	0	1	0
0	1	1	1	0	0	1	1
1	0	0	0	0	0	0	0
1	0	0	1	0	0	1	0
1	0	1	0	1	1	0	1
1	0	1	1	0	1	0	1
1	1	0	0	0	0	0	0
1	1	0	1	0	0	1	1
1	1	1	0	0	1	0	1
1	1	1	1	0	1	1	0

Figura 6. Tabela Verdade do Multiplicador Gray

Tabela 2
Quantidade de MOSFET's no Multiplicador Gray

Multiplicador	Quantidade	MOSFET's
INV	2	4
AND 2 Entradas	8	48
NOR 2 Entradas	1	4
OR 2 Entradas	2	12
XOR 2 Entradas	1	16
Total		84

- $S2 = AC$
- $S1 = \overline{A}BC + A\overline{C}D + ABD$
- $S0 = \overline{A}BD + B\overline{C}D + \overline{A}B\overline{C} + AC\overline{D}$

Utilizando estas equações precisaríamos de 88 transistores ao total, portanto para reduzir o número de portas lógicas utilizadas simplificou-se as equações utilizando álgebra booleana, resultando nas seguintes expressões lógicas:

- $S3 = AC(\overline{B} + \overline{D})$
- $S2 = AC$
- $S1 = \overline{A}BC + A\overline{C}D + ABD$
- $S0 = BD \oplus AC$

O circuito digital resultante utilizando apenas portas de 2 entradas e inversores foi desenhado utilizando o software LogiSim, conforme Figura 7. A quantidade total de transistores para este multiplicador é 84, 30 a mais do que o multiplicador binário, e os detalhes podem ser vistos na Tabela 2.

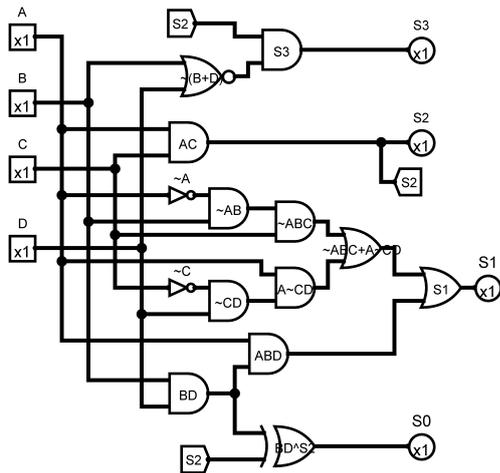


Figura 7. Circuito Digital do Multiplicador Gray

Após definir o circuito digital resultante foi escrita a netlist do Spice Opus, conforme Figura 8. Com a simulação chegou-se nas formas de onda conforme Figura 9. Percebe-se que mesmo no caminho mais crítico, a saída S1, não há uma distorção ao ponto de não ser possível identificar o nível de sinal, diferente do que comportamento analisado para o multiplicador binário.

```

Título: x2bit_gray

.include cell_lib.spice
.include amis_c5n.txt

V1 vdd 0 dc 5
V2 gnd 0 dc 0
V3 A 0 pulse(5 0 0 0p 0p 1n 2n)
V4 B 0 pulse(5 0 0 0p 0p 2n 4n)
V5 C 0 pulse(5 0 0 0p 0p 4n 8n)
V6 D 0 pulse(5 0 0 0p 0p 8n 16n)

x1 A ~A vdd gnd INV
x2 C ~C vdd gnd INV
x3 A C S2 vdd gnd AND2
x4 B D BD vdd gnd AND2
x5 B D s_nor2 vdd gnd NOR2
x6 ~A B ~AB vdd gnd AND2
x7 ~C D ~CD vdd gnd AND2
x8 A BD ABD vdd gnd AND2
x9 BD S2 S0 vdd gnd XOR2
x10 S2 s_nor2 S3 vdd gnd AND2
x11 ~AB C ~ABC vdd gnd AND2
x12 A ~CD A~CD vdd gnd AND2
x13 ~ABC A~CD (~ABC+A~CD) vdd gnd OR2
x14 (~ABC+A~CD) ABD S1 vdd gnd OR2

.control
tran 10p 32n
plot A B+10 C+20 D+30 S3+40 S2+50 S1+60 S0+70
.endc

.end

```

Figura 8. Netlist Spiceopus do Multiplicador Gray



Figura 9. Resultado da simulação do Multiplicador Gray

3 CONSIDERAÇÕES FINAIS

Importante ressaltar que os multiplicadores abordados neste trabalho foram testados em condições ideais com o simulador de circuitos digitais Logisim para confirmar o funcionamento após simplificar as expressões lógicas. Isto demonstra que deve-se ter cuidado com todo o contexto do circuito digital (quantidade de portas, caminhos críticos, layout das portas, entre outros itens), pois mesmo estando correto concluiu-se que o circuito multiplicador binário não iria ser confiável em uma situação real.

É imprescindível destacar o quanto aplicações simples para exercitar a utilização de softwares e desenvolvimento de pequenos circuitos lógicos colaboram para o real entendimento dos assuntos abordados durante a apresentação da disciplina.

REFERÊNCIAS

- [1] G. L. M. Ronald J Tocci, Neal S. Windmer, *Sistemas Digitais - Princípios e Aplicações*. Pearson, 2011.
- [2] T. L. Floyd, *Sistemas Digitais: Fundamentos e Aplicações*. Bookman, 2007.